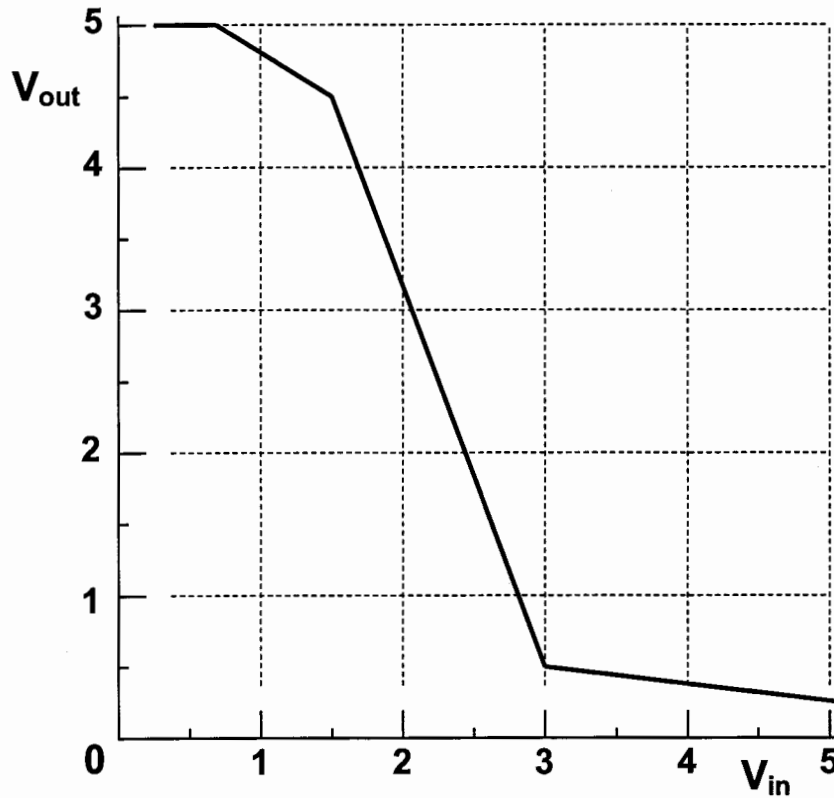


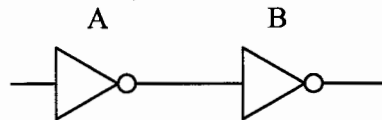
DIGITAALIELEKTRONIIKKA FYSE410

19.03.2010

1. Alla olevassa kuvassa on esitetty **invertterin A** siirtofunktio. Määritä siirtofunktiosta arvot seuraaville parametreille: V_{OH} , V_{OL} , V_{IH} ja V_{IL} . Laske myös häirömarginaalien NM_H ja NM_L arvot.



Invertteri A ohjaa **B-invertteriä**, jonka parametrit : V_{OH} , V_{OL} , V_{IH} ja V_{IL} on esitetty alla olevassa kuvassa. Toimiiko kytkentä? Perustele vastaus.



$V_{OH} = 4.5V$
 $V_{OL} = 1.7V$
 $V_{IH} = 3V$
 $V_{IL} = 2V$

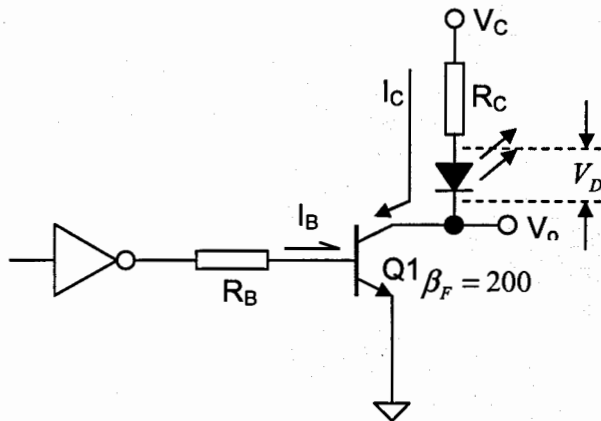
2. Alla olevassa kuvassa on esitetty ledin ohjaus kytkentä. TTL-invertterille on annettu seuraavat parametrit :

$$V_{OL\max} = 0.4V$$

$$V_{OH\min} = 2.4V$$

Määritä R_C siten, että Q1 on saturoitunut ($V_{CE} = 0.2V$), kun ledissä on valo, jolloin ledin $I_d = 20mA$ ja $V_D = 2V$.

Mikä on vastuksen R_B suurin sallittu arvo jolla Q1 on vielä saturaatioissa, kun invertterin antojännite on $V_{OH} = 2.4V$. Käytä arvoa $V_{BE} = 0.8V$ transistorin ollessa saturaatioissa. Käyttöjännite $V_C = 5V$.



3. Toteuta Boolean funktio f_3 pienimmällä portti määrällä. Käytä vain samaa 2-tuloista porttipiiri tyyppiä (2-input gates). Piirrä piirikaavio.

$$f_3(D, C, B, A) = \sum (0,1,2,3,5,7,8,9,10,11,13,15)$$

4. Vastaa lyhyesti, mutta riittävästi.

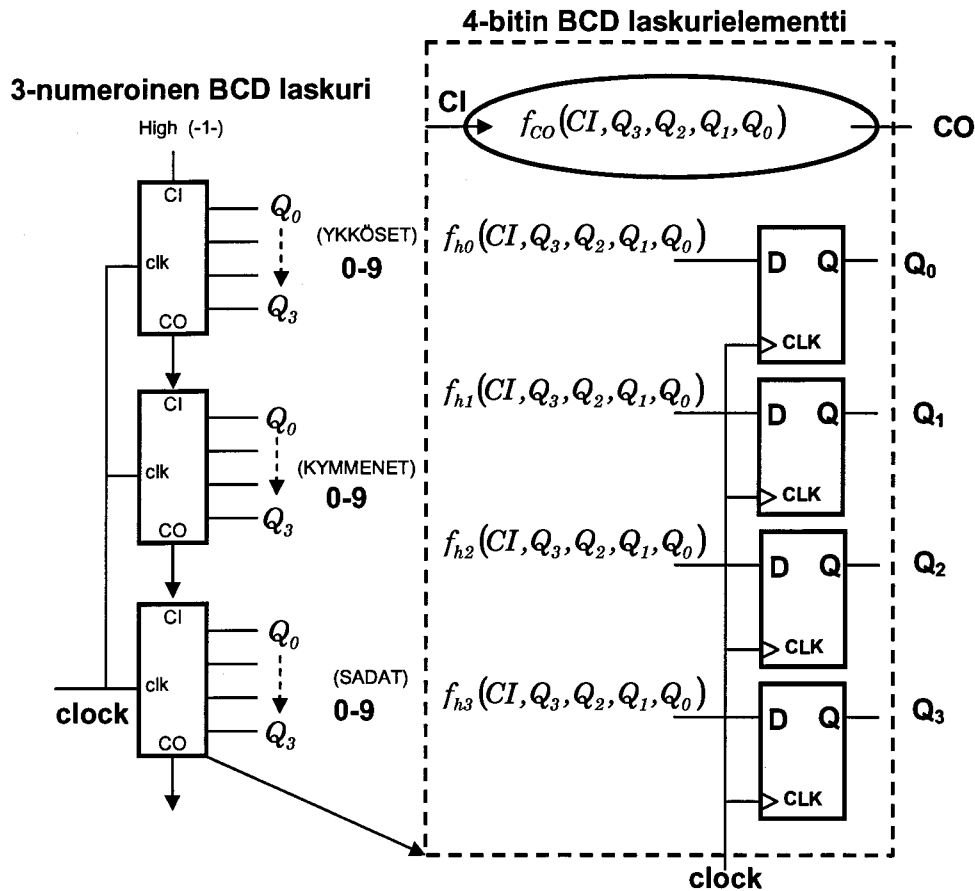
(a) PLA circuit

(b) PAL circuit

(c) Noise margins NM_L and NM_H

(d) Käytä 512x4 -bit ROM piiriä. Toteuta 512x8-bit muistialue (Word expansion) sekä 2kx4 bit muistialue (Address expansion). Piirrä molemmista kytkennöistä yksinkertaiset piirikaaviot, joista näkyy miten laajennus toteutetaan.

5. Toteuta ylöspäin laskeva **synkroninen BCD-laskurielementti** , joka voidaan kytkeä kaskadiin alla olevan kuvan mukaisesti, muodostamaan useampi numeroisia laskureita. Laskurin lähdöt ovat : Q_3 , Q_2 , Q_1 , Q_0 sekä CO (Carry Out). Laskurin tulot ovat: CLK (kello tulo) sekä CI (Carry In). Toteuta laskurielementti neljällä D-flip flopilla. Carry In-Carry Out toiminto on toteutettu siis vain kombinaatiologiikalla.



Esitä herätefunktiot vain Boolean funktioina, älä piirrä logiikkaportteja ratkaisuun.
Vihje: voit välttää 5-muuttujan Karnaugh'n- kartan minimoinnissa, käyttämällä sopivasti 2-to-1 multiplexeriä herätefunktion toteutuksessa.

6. (a) Selitä lyhyesti, mutta kattavasti ,Boolean-funktion realisointi CMOS-logiikalla (pull-up/pull-down networks).

(b) Toteuta alla oleva Boolean funktio CMOS-logiikalla. Käytä alla annettuja pelkistettyjä p/n-tyypin mosfetin symboleja hyväksesi.

$$Y = (\overline{A} + \overline{B})(\overline{C} \cdot \overline{D} + \overline{B})$$

